

## CIRCUITE VLSI CU SEMNALE ANALOGICE ȘI MIXTE

*Titu-Marius I. BĂJENESCU, prof.  
Elveția*

### 1. INTRODUCERE

Tendința permanentă de a mări viteza noilor dispozitive microelectronice cu performanțe ridicate și de înaltă fiabilitate, micșorând simultan consumul lor de putere, a făcut ca procesul de proiectare al acestora să devină mai vulnerabil la defectări. Un alt efect al acestei tendințe este integrarea de componente digitale, analogice și cu semnal mixt (*analog and mixed-signal AMS*) pe același cip, ceea ce mărește nivelul de complexitate al procesului de proiectare.

Ținând seama de dorința unei conectivități globale și de creșterea opțiunilor disponibile pentru a avea acces la informație și a putea schimba informații, viziunea viitoarelor comunicații este așadar “informații oricând, în orice loc și în orice formă”, bazată pe ideea unei piețe electronice deschise a serviciilor, unde va fi oferit un spectru nelimitat de servicii de comunicații și de informații, de la simple servicii de comunicații până la aplicații complexe multimedia distribuite.

### 2. SEMNAL MIXT

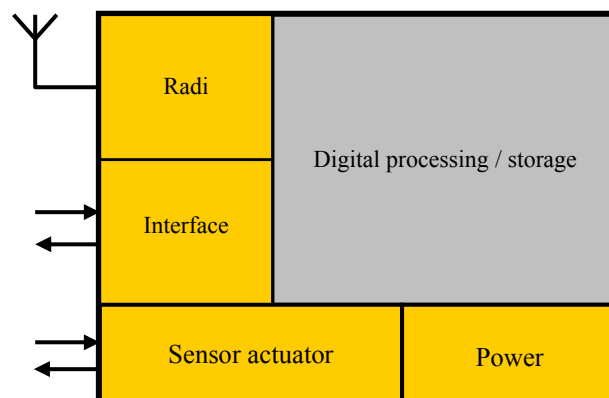
Ce se înțelege prin concepția semnal mixt (analogic și numeric)? Deși răspunsurile pot fi diferite, semnalul mixt are în vedere o combinație de circuite analogice și digitale.

Semnalele analogice sunt continue în timp și amplitudine; altfel spus, semnalele analogice pot avea un număr infinit de niveluri în interiorul unui domeniu dat, în orice punct de pe axa timpului. Lumina, temperatura, sunetul și presiunea sunt exemple de cantități analogice. Comportarea lor este descrisă de un set de ecuații matematice. Circuitele analogice sunt alcătuite din componente de bază (tranzistoare, rezistoare, condensatoare și inductoare).

Semnalele numerice pot lua un număr limitat de niveluri predefinite, care se pot schimba doar în pași discreți de timp. Comportarea lor este descrisă de relații Booleene. În general, circuitele digitale sunt proiectate folosind elemente constitutive predefinite și preproiectate (porți logice) care permit proiectanților să lucreze la înaltul nivel de abstracție cerut de circuitele VLSI.

În cele ce urmează, semnalul mixt este definit a fi o proiectare care conține atât semnale analogice, cât și porți logice și care cere o combinație de metodologii analogice și numerice pentru verificarea implementării lor.

Pentru a avea succes, pe piața electronică de astăzi se cer soluții ieftine, la nivel foarte ridicat de integrare, pentru aplicații de larg consum, computere, handys și automobile. În același timp, noduri de procesare avansată fac posibilă fabricarea circuitelor analogice și de radio frecvență (RF) la 45 nm sau chiar la dimensiuni mai mici. Ca atare, dispozitivele numite *System-on-Chip* (SoC) care, în trecut, conțineau mai cu seamă circuite numerice, conțin acum semnificativ de multe circuite analogice și cu un conținut mixt (Figura 1), proiectate pentru a fi reutilizate și cunoscute sub numele de blocuri *Analog Mixed Signal* (AMS).



**Figura 1.** Semnalul mixt este un amestec optimizat de circuite analogice și numerice.

■ Semnal mixt; ■ Semnal numeric.

Aceasta reprezintă o nouă sfidare pentru proiectare, integrare și verificare. Cele mai multe SoC conțin blocuri AMS – cum ar fi *Phased Locked Loops* (PLL), *Analog to Digital Converters* (ADC) și *Digital to Analog Converters* (DAC), interfețe *Input/Output* (I/O) de mare viteză, *RF transceivers*, *memory interfaces*, etc. Proporția blocurilor AMS din circuitele integrate și SoCs a depășit 50%, datorită necesităților crescute de mobilitate, performanțe ridicate tehnice și de integrare a interfețelor. Tot astfel, blocurile pur analogice de

dinainte includ acum semnificative cantități de logică numerică fie pentru a mări funcționalitatea, fie pentru a ajuta porțiunile analogice ale proiectului să-și îndeplinească țelurile de performanță propuse. Mărirea integrării SoC cere blocuri AMS mai complexe, multe din ele fiind tot atât de complexe ca și tradiționalele circuite integrate.

Noi efecte fizice în nodurile cu procesare avansată reprezintă noi sfidări care afectează atât proiectarea analogică, cât și proiectarea blocurilor AMS cu semnal mixt.

Conform [1], această nouă disciplină poate fi împărțită în mai multe domenii [2]:

- (i) RF și AMS CMOS
- (ii) Pasive *on-* și *off-chip* pentru circuite RF și analogice
- (iii) Dispozitive bipolare RF și AMS
- (iv) Amplificatoare de putere
- (v) Dispozitive pentru unde metrice (dincolo de 10 GHz)

Pe piață se găsește acum o varietate destul de mare din aceste noi produse, cum ar fi ADCs, DACs, CODECs, comparatoare, interfețe, amplificatoare operaționale, *drivers* MOSFET, circuite pentru supravegherea tensiunii, *timers*, etc.

### 3. VERIFICAREA PROIECTĂRII

Verificarea presupune crearea unui plan de verificare (dezvoltarea unei bănci de test, simularea, post-procesarea rezultatelor – incluzând măsurători și comparații cu specificațiile respective). Părțile analogice și numerice ale proiectării cu semnal mixt trebuie verificate separat; dar asta nu înseamnă că vom avea asigurarea că întreaga proiectare va funcționa corect. O problemă comună proiectărilor cu semnal mixt este funcționarea necorespunzătoare a interfețelor dintre părțile analogice și digitale. Pentru depășirea dificultăților, inginerii au la dispoziție puține posibilități:

- i) Simularea întregii proiectări folosind un simulator de tip SPICE (*Simulation Program with Integrated Circuit Emphasis*) la nivelul tranzistorului. Pe măsură ce dimensiunile proiectului cresc, această abordare se dovedește a fi nepotrivită, deoarece o singură simulare poate lua zile întregi, chiar dacă se folosește cel mai rapid simulator.
- ii) Simplificarea și modelarea părții analogice, și folosirea unui simulator numeric. Deși e suficientă pentru verificarea conectivității proiectului cu semnal mixt, această abordare este inexactă pentru verificarea interacțiunii dintre componentele analogice și numerice.

iii) Utilizarea simulării semnalului mixt – analog, la nivelul tranzistorului, și digital la nivelul porții. Abordarea aceasta este mult mai rapidă decât SPICE, însă dispozitivul analogic de rezolvare limitează performanțele pentru proiectările deosebit de mari.

iv) Folosirea unui model analogic utilizând limbajul de comportare și simularea, împreună cu logica digitală, modelată la nivelul de transfer al registrului (*Register Transfer Level* RTL), sau chiar la niveluri mai ridicate de abstracție. Această abordare permite simularea întregii proiectări și rezolvă aspectele de simulare a performanței. Singurul inconvenient este investiția importantă necesară în modelarea comportării analogice.

Importanța relativă a problemelor întâlnite la verificare este reprezentată în figura 2.

Pentru a verifica cum se cuvine proiectările complexe actuale cu semnal mixt, se cere să se folosească o combinație a abordărilor menționate anterior. Mai mult, simulatoarele moderne permit o combinație a diferitelor niveluri de abstracție, de la tranzistor la RTL sau chiar mai sus, pentru diferite părți ale proiectării, în același proces de simulare.

Principala sfidare la verificarea proiectării cu semnal mixt care a mărit dimensiunea, complexitatea și modurile de funcționare este aceea că metodele tradiționale de verificare directă a testului au devenit mult mai dificil de aplicat. Simularea analogică, ca o componentă a verificării semnalului mixt, este o gâtuire importantă. Avansări recente în simularea SPICE, cum ar fi Fast-SPICE, oferă viteză și capacitate suplimentară, dar sacrifică o parte din precizie. În plus, motoarele distribuite de calcul au acum o capacitate mărită și performanțe limită, dar nu țin pasul cu creșterea complexității și a dimensiunii proiectărilor cu semnal mixt [3].

### 4. TESTAREA

Progresele tehnologiei cu siliciu au permis un înalt nivel de integrare a circuitelor analogice, cu semnal mixt (AMS) și de RF într-un singur *system-on-a-chip* SoC. În contrast cu proiectarea digitală care a fost puternic sprijinită de un larg spectru de instrumente pentru automatizarea proiectării, proiectarea circuitelor AMS/RF rămâne limitată. În plus, datorită lipsei modelelor de defectare aplicabile, testarea circuitelor analogice, cu semnal mixt (AMS) și de RF a fost - și va continua să fie - bazată pe controlul conformității lor cu specificațiile.

Această paradigmă a testării este cunoscută sub numele testare bazată pe specificații *specification-based testing* (Figura 3), în contrast cu

paradigma testării structurale (*structural testing*) care se bazează pe modele structurale de defectare, fiind larg adoptată pentru testarea digitală.

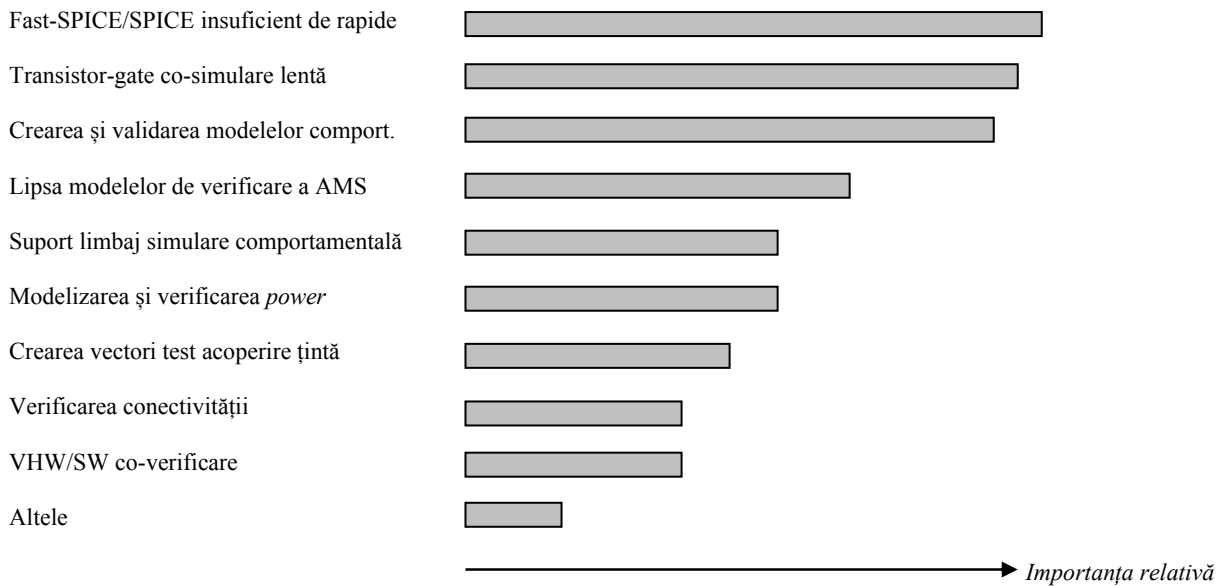


Figura 2. Importanța relativă a problemelor întâlnite la verificare [4].

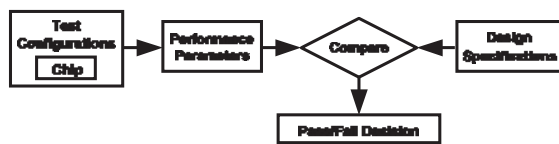


Figura 3. Strategie de test bazată pe specificații [2].

Cu toate acestea, cum nivelul de integrare este foarte ridicat, cu creșterea diversității specificațiilor pentru măsurare, testarea bazată pe specificații devine din ce în ce mai dificilă și mai costisitoare. Drept rezultat, proiectarea pentru testabilitate (*design for testability* DfT) combinată cu generarea automată a stimulilor de test a devenit treptat-treptat o necesitate pentru a asigura calitatea testării la un cost abordabil.

O provocare-cheie pentru testarea circuitelor AMS/RF cu integrare mare este accesibilitatea degradată, dificilă a blocurilor constructive individuale. Abilitatea de a controla intrările și de a observa ieșirile fiecărui bloc constitutiv este necesară pentru caracterizarea amănunțită, validarea testelor și minimizarea scăpărilor de test. Soluțiile potențiale pentru îmbunătățirea observabilității includ adăugarea unui circuit simplu *on-chip* de măsurare sau a unui senzor la nodurile interne, ale cărui ieșiri pot fi procesate în continuare și compresate de către un circuit *on-chip* generator de semnătură. Semnăturile compresate rezultante pot fi apoi folosite pentru validare și luarea de decizii privind testul. Pe de altă parte, inserția *on-chip* a generatorului de stimulii de

test poate îmbunătăți controlabilitatea circuitului. Combinarea generării de stimuli de test și răspunsul analiză/compresie ușurează *built-in self-test* (BIST).

*Loopback testing* este una din cele mai populare strategii de test pentru dispozitivele care incorporează atât emițătoare cât și receptoare, sau atât DACs cât și ADCs. Cu toate acestea, cum întreaga pereche emițător/receptor este testată ca o singură unitate *end-to-end*, calitatea testului poate fi compromisă datorită mascării defectării de către blocurile care interacționează.

Testarea alternată este o paradigmă care-și face apariția pentru circuitele AMS/RF și care ar putea reduce timpul de test și costul. Performanța dispozitivului aflat sub test (*device under test* DUT) este prezisă pe baza semnăturilor DUT și a funcțiilor de corelație cunoscute, fără măsurarea directă de către echipamentele de test. Semnăturile DUT folosite la precizarea performanței sunt produse de circuite *on-chip* generatoare de semnătură ca răspuns la meșteșugii stimulii de test. Această abordare bazată pe semnăturile de test, care nu cere măsurarea explicită a performanțelor DUT ușurează cerințele privitoare la echipament și scurtează timpul de test. Testarea alternată a fost aplicată cu succes la mai multe tipuri de circuite AMS/RF și a fost extinsă la BIST și la reglarea performanțelor [5-11].

Întrucât adesea AMS ocupă peste 50% din suprafața cipului, dacă se aplică în proiectare abordările tradiționale, conservative, migrarea către un nod avansat diminuează posibilitățile ba uneori poate chiar elimina toate beneficiile de care a fost vorba anterior.

Datorită schimbărilor semnificative ale efectelor fizice și ale performanțelor dispozitivului AMS, o simplă migrare către nodul următor nu este practică. Circuitele AMS trebuie optimizate și adesea complet reproiectate pentru a putea îndeplini performanțele specificațiilor.

Sfidările sporite cer un nivel de automatizare mai ridicat pentru a satisface productivitatea proiectării la nodurile avansate de procesare.

Aplicarea unor tehnici avansate de management poate reduce consumul de putere și extinde durata de viață a bateriei. Totuși, greșeli de proiectare – cum ar fi absența schimbătoarelor de nivel, a porților flotante (*floating gates*) – pot conduce la un consum excesiv de putere și la probleme de fiabilitate. Determinarea cauzelor acestor defecte electrice cu un circuit de simulare este extrem de dificilă. Tehnologiile avansate pot oferi un set de teste dinamice și statice programabile pentru a determina violările electrice, înainte de a efectua simularea și monitorizarea proiectării, pentru orice tip de defectări.

Pentru a verifica cum se cuvine proiectările complexe actuale cu semnal mixt, se cere să se folosească o combinație a abordărilor menționate anterior. Mai mult, simulatoarele moderne permit o combinație a diferitelor niveluri de abstracție, de la tranzistor la RTL sau chiar mai sus, pentru diferite părți ale proiectării, în același proces de simulare.

Principala sfidare la verificarea proiectării cu semnal mixt care a mărit dimensiunea, complexitatea și modurile de funcționare este aceea că metodele tradiționale de verificare directă a testului au devenit mult mai dificil de aplicat. Simularea analogică, ca o componentă a verificării semnalului mixt, este o gâtuire importantă. Avansări recente în simularea SPICE, cum ar fi Fast-SPICE, oferă viteză și capacitate suplimentare, dar sacrifică o parte din precizie. În plus, motoarele distribuite de calcul au acum o capacitate mărită și performanțe limită, dar nu țin pasul cu creșterea complexității și a dimensiunii proiectărilor cu semnal mixt [4].

## 5. SIMULAREA FIABILITĂȚII

Buna funcționare pe termen lung a microcircuitelor integrate se bazează pe funcționarea fiabilă a fiecărei componente. Fiabilitatea dispozitivelor semiconductoare dintr-un microcircuit depinde de profilul de stres specific misiunii aplicației microcircuitului și de condițiile de funcționare.

Micșorarea dimensiunilor dispozitivului și condițiile extinse de funcționare, combinate cu provocările ambientale pun proiectantul în condiții dificile, când este vorba de a prezice fiabilitatea cipului.

Multiplele cerințe ale aplicației unui circuit analogic - cum ar fi viteză ridicată, zgomot redus, consum mic, precizie ridicată - sunt sarcini deosebit de complexe pentru tehnologiile oricărui proces analogic. Această complexitate reprezintă câteva provocări fiabiliste, specifice fiecărei tehnologii. Pentru satisfacerea marilor cerințe ale fiabilității circuitelor analogice, este necesară în plus o caracterizare amănunțită, față de calificarea tradițională a procesului de fiabilitate.

Procesul de proiectare al unui circuit fiabil include așadar atât analiza fizică a mecanismelor intrinseci de degradare, cât și performanțele dispozitivului, bazate pe un model adecvat, ținând seama de condițiile de funcționare. Până de curând, proiectanții nu puteau lua în considerare impactul temperaturii ridicate la funcționarea dispozitivului proiectat, deși tocmai acest impact al mediului ostil din lumea reală trebuie cuantificat și compensat pentru a asigura funcționarea corectă a dispozitivului.

De curând, în lucrarea [12] a fost pusă la punct o metodologie eficace de simulare a fiabilității și o analiză a defectărilor de circuit în aplicațiile pentru dispozitive AMS. Comportarea defectărilor acestor circuite a fost simulată și analizată cu un circuit Flash ADC de mare viteză, dezvoltat cu ajutorul unei tehnologii avansate CMOS. Autorii demonstrează că rata de defectare la nivelul circuitului (care integrează multiple mecanisme de defectare) este o funcție de tensiunea de lucru și de temperatură. Rezultatele arată că mecanismul dominant de defectare și rata de defectare pot fi schimbate de condițiile de lucru. Bazându-se pe o analiză complexă a circuitului ADC care lucrează în condiții normale, instabilitatea de temperatură a polarizării negative (*negative bias temperature instability* NBTI) este mecanismul predominant de defectare în aplicațiile uzuale ale AMS, iar rata de defectare crește la temperaturi ridicate. Impactul NBTI asupra performanței circuitului a fost studiat în detaliu, iar două tipuri diferite de degradare provocate de NBTI au fost cercetate în amănunt: degradarea tensiunii de ieșire și întârzierea. După ce au explorat comportarea fiabilității circuitului, autorii propun o metodă de proiectare pentru metodologiile fiabiliste, atât pentru nivelul dispozitivului, cât și pentru nivelul circuitului.

## 6. ÎN LOC DE CONCLUZIE

Pentru a reduce dimensiunile dispozitivelor, industriile microelectronice trec printr-o adevărată revoluție în materie de tehnologie, tehnici de integrare și materiale folosite. În privința fiabilității microcircuitelor, impactul este din ce în ce mai important, deoarece:

- Procese de fabricație mai complexe vor implica o mai mare sensibilitate la defectări și la variațiile parametrilor.
- Introducerea de materiale noi cu proprietăți necunoscute, va schimba durata de viață a dispozitivelor.

În acest context, principalele obiective de cercetare ale noilor arhitecturi și ale circuitelor nanoelectronice sunt:

- Proiectarea de circuite AMS fiabile, într-un mediu ambiant incert;
- Utilizarea de tehnici de proiectare portabile pentru tehnologii avansate care să găsească cele mai bune compromisuri între performanță, cost și fiabilitate [13].

9. **Cadence Virtuoso AMS Designer**, [http://www.cadence.com/products/cic/ams\\_designer/pages/default.aspx](http://www.cadence.com/products/cic/ams_designer/pages/default.aspx)

10. **Bishnupriya Bhattacharya et al.**, *Advanced Verification Topics*, lulu.com 2012

11. **A Practical Guide to Low Power Design**, <http://www.si2.org/?page=1061>

12. **Baoguang Yan, Qingguo Fan, Bernstein, J. B., Jin Qin**, "Reliability Simulation and Circuit-Failure Analysis in Analog and Mixed-Signal Applications," *Device and Materials Reliability, IEEE Trans. on*, Volume 9(2009), Issue 3, pp. 339-34.

13. **PhD Thesis Proposal in Reliability**, <http://lnaviner.wp.mines-telecom.fr/phd-thesis-roposal-in-reliability/>

## Bibliografie

1. **International Technology Roadmap for Semiconductors (ITRS) 2009 Edition**. [www.itrs.net/Links/2009ITRS/Home2009.htm](http://www.itrs.net/Links/2009ITRS/Home2009.htm)  
*Executive Summary*.

2. **International Technology Roadmap for Semiconductors (ITRS) 2009 Edition**. — *Radio Frequency and Analog / Mixed-Signal Technologies for Wireless Communications*.  
<http://www.theses.fr/2010ISAT0017/document>

3. **Mladen Nizic**, *Mixed-Signal Design Trends and Challenges*, [http://www.cadence.com/rl/Resources/datasheets/virtuoso\\_mmsim.pdf#page=10](http://www.cadence.com/rl/Resources/datasheets/virtuoso_mmsim.pdf#page=10)

4. **Jess Chen, et al.**, *Mixed-Signal Methodology Guide*, Cadence, San Jose, CA, 2012

5. **Hae-Seung Lee and Charlie Sodini**, *Invited paper: Analog-to-Digital Converters – Digitizing the Analog World*, *Proceedings of the IEEE*, Feb., 2008.

6. **On-Chip Interconnects for Next Generation System-on-Chips**, [citeseerx.ist.psu.edu/viewdoc/download?doi...](http://citeseerx.ist.psu.edu/viewdoc/download?doi...)

7. **Kwang-Ting (Tim) Cheng and Hsiu-Ming (Sherman) Chang**, "Recent Advances in Analog, Mixed-Signal, and RF Testing," *IPSSJ Transactions on System LSI Design Methodology*, Vol. 3(2010), pp. 19–46.

8. **University of California, Berkeley SPICE** webpage: <http://bwrc.eecs.berkeley.edu/classes/icbook/spice/>

**Recomandat spre publicare: 11.11.2014.**